**13-16秋体系结构（信科）三年期末回忆**

**16秋**

（一）简答

          1.为什么指令系统设计时要使用变址，有什么目的和好处？

          2.SPEC测评使用什么平均数，为什么？

          3.使用N管和P管组建与非门。

          4.先行进位乘法器原理。

          5.booth乘法器的原理。

          6.二进制-2017.25的32位浮点数表示。

          7.. 时钟扭斜对时钟周期和保持时间的影响。

          8.  多周期和流水线是怎么处理写使能和地址线的潜在冲突的？

          9.  微程序设计的原理。

         10. snoopying协议，缓存一致性的原理。

         11. RAID5的原理。

         12. 仓储式计算机和data center的差异。

（二）论述和设计

         1.如何使用TLB和cache访存

         2.多周期

            （a）sw的控制逻辑，有限状态机

            （b）如何改成流水线，简要叙述。

            （c）如何实现流水线的精确中断。

15秋

判断题（说明正误还有理由）

1. ENIAC是第一台数字式存储程序计算机

2. spec只看几何平均数不看具体每个值对不对

3. 时钟扭斜影响建立时间但是不影响保持时间

4. 只要增加足够多的部件就能消除流水线的结构相关

5. 缓存一致性问题只存在于乱序发射的处理器中

二 简答题

1. 怎样理解Power Wall+ILP Wall+Memory Wall=Block Wall的说法？

2. 画出或非门

3. 相比于单周期，多周期，流水线，超标量是如何提升处理器性能的

4. 以算术指令，跳转指令和访存指令为例，说明立即数宽度对于指令性能的影响

5. 软件流水和循环展开的概念和区别

6. DMA和IOP的概念和差异

7. 解释写分配的写返回cache

8. 解释RAID5的概念

9. 作业题中SIMD是如何加快矩阵运算的

三

１.给了一个多周期通路，要自己实现BALEZ指令，其特性是当Rs=Rt，将PC+4存入R[31]

中，并相对于PC+4进行branch；否则视为空操作。

(1) 如果要实现这个指令，你有需要添加的数据通路或者控制信号，请在图上画出；控制

信号需要给出其意义。

(2) 请给出每个周期各个控制信号的值

(3) 如果要将多周期处理器改成流水线结果，需要进行哪些改动？

2双核处理器，要求写一个基于写失效的窥探cache协议；画出其状态机，

 并给出说明

14年

一、简答题（12小题，60分）

1. 为什么单周期发展历史上出现了Power Wall+ILP Wall+Memory Wall=Block Wall的说

法？

2. 为什么ENIAC不是第一台数字存储程序的计算机？

3. 为什么指令系统设计时要使用变址，有什么目的和好处？

4. 请解释RAID5的原理

5. SPEC评测为什么只给平均值而不给每个具体值会影响评测效果？

6. MIPS如何存入一个32位整数到寄存器中？

7. 用N管和P管画出或非门

8. 时钟扭斜对时钟周期的影响

9. 请写出行位加法器的原理

10. 怎么才能实现cache和TLB的访问重叠？

11. DMA和IOP的差别？

12. WareHouse为什么在关注PUE外还要关注计算设备耗能？

二、设计题（26+14）

1.给了一个多周期通路，要自己实现BZENL指令，其特性是当Rs为0时，将PC+4存入R[31]

中，并相对于PC进行branch；否则视为空操作。

(1) 如果要实现这个指令，你有需要添加的数据通路或者控制信号，请在图上画出；控制

信号需要给出其意义。

(2) 请给出每个周期各个控制信号的值

(3) 如果要将多周期处理器改成流水线结果，需要进行哪些改动？

(4) 此流水线结构怎么样如何实现精确中断？

2. 现在有一个写返回策略的高速缓存，要求设计一个基于写失效的spooning的窥探cach

e协议；画出其状态机，并给出说明。

13秋（程旭）

一、填空

1.  \_\_\_是第一台全面的、可操作的、存储程序计算机。

2. 判断加法溢出的方法\_\_\_\_\_

3. 写出四位先行进位加法器中传播进位P2的表达式\_\_\_\_\_\_\_\_\_\_\_

4. cache的三种失效分别是\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_

5. 把CPU从I/O中解放出来的两种通用策略是\_\_\_\_\_和\_\_\_\_\_

二、简答

1. 简述差分机的数学原理

2. 解释：基于累加器的计算机体系结构

3. SPEC评测程序中为什么采用分值的几何平均？

4. 在一些指令系统中，指令会隐式设置条件码，谈谈利弊

5. 请用N管和P管画出与非门的电路图

6. 简述Booth乘法原理，并以5\*（-13）为例说明

7. IEEE 754的浮点数标准中为什么会有非规格化数和NaN？

8. 在微程序设计中，ALU目标信号相关的RegWr, MemtoReg, TargetWr, RegDst，如果把

这四个控制信号编码到同一组，最窄需要多少位，最宽需要多少位？简

述原因。

9. 简述buffer和cache工作原理的区别

10. 在MIPS中，用前6位来表示Opcode，对于R型指令，前六位全0时存在歧义，需要用最

低的六位func域来确定具体的操作类型。有人提出一种方案：用前7位来表示opcode，从

而消除歧义，这种方案是否更好？为什么？

11. 流水线数据通路采用延迟转移策略，共n个延迟转移槽，为了在中断返回之后正确重

启，需要至少保存多少条指令的地址？为什么？

12. 解释什么是采用写分配和写返回策略的cache

三、设计题

1. 给出一个单周期数据通路图，希望新加一条指令BEZAL（Branch on equal to zero a

nd link），指令含义：Rs寄存器中的数等于0时，将PC+4写入r31寄存器，并相对于

PC+4进行跳转；否则相当于NOP操作。

要求标注图中控制信号的值，并在图上画出相应连线来实现新指令，如果自己添加了控制

信号，请说明其含义。

2. 给出一个多周期数据通路图，写出load指令各个周期的所有控制信号值（填到一个试

卷上的表格中）。

如果想要把多周期数据通路改成流水线，需要做哪些改动？